

23. 6. 2004

日本国特許庁
JAPAN PATENT OFFICE

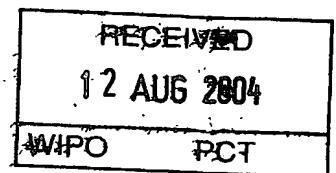
別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2003年 6月24日

出願番号
Application Number: 特願2003-179726

[ST. 10/C]: [JP2003-179726]



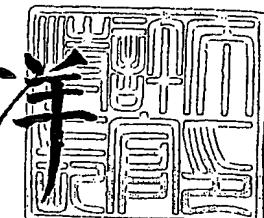
出願人
Applicant(s): 独立行政法人 科学技術振興機構

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 7月29日

特許長官
Commissioner,
Japan Patent Office

小川洋





【書類名】 特許願
【整理番号】 P2271JST
【提出日】 平成15年 6月24日
【あて先】 特許庁長官 殿
【発明者】
 【住所又は居所】 大阪府豊中市上新田4-4-22-32
 【氏名】 笠井 秀明
【発明者】
 【住所又は居所】 大阪府高槻市藤の里町22-10
 【氏名】 中西 寛
【発明者】
 【住所又は居所】 兵庫県西宮市小曾根町3-8-17
 【氏名】 岸 智弥
【特許出願人】
 【識別番号】 396020800
 【氏名又は名称】 科学技術振興事業団
【代理人】
 【識別番号】 100082876
 【弁理士】
 【氏名又は名称】 平山 一幸
 【電話番号】 03-3352-1808
【選任した代理人】
 【識別番号】 100069958
 【弁理士】
 【氏名又は名称】 海津 保三
【手数料の表示】
 【予納台帳番号】 031727
 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0013677

【プルーフの要否】 要



【書類名】明細書

【発明の名称】 表面スピントロニクスデバイス

【特許請求の範囲】

【請求項 1】 固体結晶表面と、この固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の 2箇所に設けた電極とからなり、

上記固体結晶表面と磁性原子薄膜とからなる系に形成されるスピン分裂した表面電子状態バンドを利用し、スピン流を流すことを特徴とする、表面スピントロニクスデバイス・スピン伝導素子。

【請求項 2】 前記固体結晶表面は、表面射影ギャップをもつ非磁性体結晶表面であり、かつ前記磁性原子薄膜は、厚さが 1 原子層から数原子層の磁性原子薄膜であることを特徴とする、請求項 1 に記載の表面スピントロニクスデバイス・スピニ伝導素子。

【請求項 3】 前記非磁性体結晶表面は銅（111）面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項 2 に記載の表面スピントロニクスデバイス・ спин伝導素子。

【請求項4】 固体結晶表面と、この固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の2箇所に設けた電極と、上記磁性原子薄膜の磁化方向を制御する手段からなり。

上記固体結晶表面と磁性原子薄膜とからなる系に形成されるスピン分裂した表面電子状態バンドのスピン状態を上記制御手段で制御し、上記一方の電極を通して外部のスピン伝導素子から供給されるアップスピンの電子及びダウンスピンの電子の何れか一方からなるスピン流を o_n/o_f することを特徴とする、表面スピントロニクスデバイス・スピンスイッチング素子。

【請求項 5】 前記固体結晶表面は、表面射影ギャップをもつ非磁性体結晶表面であり、かつ前記磁性原子薄膜は、厚さが 1 原子層から数原子層の磁性原子薄膜であることを特徴とする、請求項 4 に記載の表面スピントロニクスデバイス・スピニスイッチング素子。

【請求項 6】 前記非磁性体結晶表面は銅 (111) 面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項 5 に記載の表面スピントロ



ニクスデバイス・スピニスイッティング素子。

【請求項7】 前記磁性原子薄膜に近接した側縁に導線を有し、この導線に電流を流してこの導線周りに発生する磁場を利用して、前記磁性原子薄膜の磁化方向を反転および正転させる制御手段をもつことを特徴とする、請求項4に記載の表面スピントロニクスデバイス・スピニスイッティング素子。

【請求項8】 前記磁性原子薄膜に近接した側縁に配置したアップスピン源及びダウンスピン源と、

このアップスピン源と上記磁性原子薄膜とを接続する接続部と、
上記ダウンスピン源と上記磁性原子薄膜とを接続する接続部と、
上記アップスピン源のスピニン及び上記ダウンスピン源のスピニンを上記磁性原子薄膜に注入する電源とを有し、

さらに、上記電源の電圧を印加して、上記アップスピン源または上記ダウンスピン源のスピニンを上記磁性原子薄膜に注入することにより、上記磁性原子薄膜の磁化方向を正転または反転させる、前記磁性原子薄膜の磁化方向の制御手段をもつことを特徴とする、請求項4に記載の表面スピントロニクスデバイス・スピニスイッティング素子。

【請求項9】 前記アップスピン源およびダウンスピン源は、それぞれ、下向きおよび上向きに磁化された強磁性体であり、前記接続部は非磁性導体であることを特徴とする、請求項8に記載の表面スピントロニクスデバイス・スピニスイッティング素子。

【請求項10】 固体結晶表面と、この固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の2箇所に設けた電極と、上記磁性原子薄膜の磁化方向を制御する手段とからなり、

上記固体結晶表面と磁性原子薄膜とからなる系に形成されるスピニン分裂した表面電子状態バンドのスピニン状態を上記制御手段で制御し、上記一方の電極を通して外部のスピニン伝導素子から供給されるアップスピンの電子及びダウンスピンの電子の何れか一方からなるスピニン流をon/offし、かつ、上記磁性原子薄膜の磁化保持特性を利用して情報を記憶することを特徴とする、表面スピントロニクスデバイス・スピニンメモリー素子。



【請求項11】 前記固体結晶表面は、表面射影ギャップをもつ非磁性体結晶表面であり、かつ前記磁性原子薄膜は、厚さが1原子層から数原子層の磁性原子薄膜であることを特徴とする、請求項10に記載の表面スピントロニクスデバイス・スピニメモリー素子。

【請求項12】 前記非磁性体結晶表面は銅(111)面であり、前記磁性原子薄膜は鉄原子薄膜であることを特徴とする、請求項11に記載の表面スピントロニクスデバイス・スピニメモリー素子。

【請求項13】 前記磁性原子薄膜に近接した側縁に導線を有し、この導線に電流を流してこの導線周りに発生する磁場を利用して、前記磁性原子薄膜の磁化方向を反転および正転させる、前記磁性原子薄膜の磁化方向の制御手段をもつことを特徴とする、請求項10に記載の表面スピントロニクスデバイス・スピニメモリー素子。

【請求項14】 前記磁性原子薄膜に近接する側縁に配置したアップスピシン源及びダウンスピシン源と、

このアップスピシン源と上記磁性原子薄膜とを接続する接続部と、
上記ダウンスピシン源と上記磁性原子薄膜とを接続する接続部と、
上記アップスピシン源のスピン及び上記ダウンスピシン源のスピンを上記磁性原子薄膜に注入する電源とを有し、

さらに、上記電源の電圧を印加して、上記アップスピシン源または上記ダウンスピシン源のスピンを上記磁性原子薄膜に注入することにより、上記磁性原子薄膜の磁化方向を正転または反転させる、前記磁性原子薄膜の磁化方向の制御手段をもつことを特徴とする、請求項10に記載の表面スピントロニクスデバイス・スピニメモリー素子。

【請求項15】 前記アップスピシン源およびダウンスピシン源は、それぞれ、下向きおよび上向きに磁化された強磁性体あり、前記接続部は非磁性導体であることを特徴とする、請求項14に記載の表面スピントロニクスデバイス・スピニメモリー素子。

【発明の詳細な説明】

【0001】



【発明の属する技術分野】

本発明は、スピントロニクス（スピニエレクトロニクス）デバイスに関し、詳しくは、スピニ伝導素子、スピニスイッチング素子及びスピニメモリー素子に関する。

【0002】

【従来の技術】

これまでのエレクトロニクスは電子の電荷に基礎をおいたものである。しかしながら電子は電荷の他にスピニという属性を有しており、電子の電荷に基礎をおいたエレクトロニクスに限界が見え始めた近年、電子のスピニに基礎をおいたエレクトロニクス、すなわちスピントロニクス（Spintronics）の研究開発が急速に進められている。

例えば、スピニを利用したデバイスとしてGMR（Giant Magnetoresistance）素子があり、この素子は磁気ハードディスクメモリーの読み取り素子として実用化され、磁気ハードディスクメモリーの今日の記憶容量を可能にした。また、第三世代スピントロニクスデバイスとしてTMR（Tunnel Magneto Resistance）効果を用いたMRAM（Magneto Resistive Random Access Memory）がある。MRAMは、低消費電力、高速読み書き、高集積な次世代不揮発性メモリーとして実用化されつつある。

【0003】

【非特許文献1】

Andrew Zangwill (Georgia Institute of Technology) 著、「Physics at Surface」, Cambridge University Press, New York New Rochelle Melbourne Sydney.

【非特許文献2】

H. C. Manoharan, C. P. Lutz & D. M. Eigler 著、「Quantum mirages formed by coherent projection of electronic structure

」, Nature誌 Vol. 403, pp. 512-515, 2000年
【非特許文献3】

藤原 豪夫著「固体電子構造」朝倉書店発行 第3章
【非特許文献4】

J. Shen, J. P. Pierce, E. W. Plummer & J. Kirschner 著, 「The effect of spatial confinement on magnetism: films, stripes and dots of Fe on Cu(111)」 JOURNAL OF PHYSICS: Condensed Matter 誌 Vol. 15, R1-R30, 2003年。

〔0004〕

【発明が解決しようとする課題】

スピントロニクスにおいては、従来のエレクトロニクスにおける電流を流す導線、及び電流を on/off する FET 素子に対応する、スピントロニクス（スピントロニクス）を流すスピントロニクス素子、並びにスピントロニクスを on/off するスピントロニクススイッチング素子が未だ実現されていない。たとえば、強磁性金属から半導体へのスピントロニクス注入を利用することが提案されているが、半導体への注入に際してスピントロニクス情報が失われるという課題を有し、未だ実用化のめどが立っていない。

〔0005〕

本発明は、上記課題に鑑み、新規の動作原理に基づいたスピニ流を流す働きをもつ表面スピントロニクスデバイス・スピニ伝導素子、スピニ流を低消費電力かつ、高速、高効率に on/off する表面スピントロニクスデバイス・スピニシッティング素子、並びにそれを利用した表面スピントロニクスデバイス・スピニメモリー素子を提供することを目的とする。

[0006]

【課題を解決するための手段】

上記目的を達成するために本発明の表面スピントロニクスデバイス・スピンドル素子は、固体結晶表面と、固体結晶表面上に積層した磁性原子薄膜と、この磁性原子薄膜上の2箇所に設けた電極とからなり、固体結晶表面と磁性原子薄膜と



からなる系に形成されるスピン分裂した表面電子状態バンドを利用しスピン流を流すことを特徴とする。好ましくは、特に限定するものではないが、固体結晶表面は、非磁性体の表面で表面射影ギャップをもつもので、たとえば、銅(111)面であり、磁性原子薄膜は、厚さが1から数原子層の磁性原子薄膜で、たとえば鉄原子からなる。

【0007】

この構成によれば、磁性原子薄膜の磁化の方向により、伝導に寄与できる表面電子状態バンドのスピンの向きが定まり、この方向のスピン流のみを流すスピン伝導素子となる。

【0008】

また、このスピン伝導素子を利用して電極からアップスピンの電子またはダウンド спинの電子のみを供給するならば、供給された電子のスピン方向と伝導に寄与できる表面電子状態バンドのスピン方向が一致すればスピン流が流れ、一致しなければ流れない。磁性原子薄膜の磁化の方向を制御することにより、表面電子状態バンドのスピン方向を、供給した電子のスピン方向と一致させる、または一致させないことにより、スピン流のon/offのスイッチングを行うことができ、スピンドルスイッチング素子が実現できる。伝導に寄与できる表面電子状態バンドは、アップスピンの電子状態及びダウンドスピンドルスイッチング素子が実現することができる。スピントロニクスにおける論理回路の基本単位素子として使用できるのみならず、磁気抵抗素子として使用すれば抵抗変化率が無限大の磁気抵抗素子を実現することができる。また磁性原子薄膜の磁化方向は上記磁化方向の制御の後、再び次の制御を施すまでは、その状態を保持するため、スピンドルメモリー素子を実現することができる。

【0009】

本発明の表面スピントロニクスデバイス・スピンドルスイッチング素子および表面スピントロニクスデバイス・スピンドルメモリー素子は、磁性原子薄膜の磁化方向を制御するために、以下の構成を有している。

すなわち、本発明の表面スピントロニクスデバイス・スピンドルスイッチング素子



および表面スピントロニクスデバイス・スピニメモリー素子は、一態様として、磁性原子薄膜に近接した側縁に導線を有し、この導線に電流を流して導線周りに発生する磁場を利用して、磁性原子薄膜の磁化方向を反転および正転することを特徴とする。

また他の一態様として、磁性原子薄膜に近接した側縁に配置したアップスピン源及びダウンスピン源と、このアップスピン源と磁性原子薄膜とを接続する接続部と、ダウンスピン源と磁性原子薄膜とを接続する接続部と、上記アップスピン源またはダウンスピン源のスピノ上記磁性原子薄膜に注入する電源とを有し、上記電源の電圧を印加して、上記アップスピン源またはダウンスピン源のスピノを磁性原子薄膜に注入することにより、上記磁性原子薄膜の磁化方向を正転または反転することを特徴とする。また好ましくは、前記アップスピン源およびダウンスピン源は、それぞれ、下向きおよび上向きに磁化された強磁性体であり、前記接続部は非磁性導体である。

【0010】

これらの構成によれば、磁性原子薄膜の磁化方向を所望の方向に制御でき、その結果、スピノ流を on/off できる。また、本発明のスピントロニクスデバイスは、固体結晶表面と磁性原子薄膜とから成る系で形成される表面電子状態バンドを利用するため、スピノ流を極めて微小な領域に制限でき、その結果、素子を極めて微細にできる。さらに、スピノ流を on/off させる際、1原子層から数原子層の磁性原子薄膜の磁化スピノを反転／正転させるのみであるから、必要なエネルギーは極めて小さく、究極の省エネルギー性能が実現される。

【0011】

【発明の実施の形態】

以下、本発明の好適な実施の形態を説明する。なお、本明細書において特に言及している事項以外の要素であって本発明の実施に必要な要素は、いずれも従来技術に基づく当業者の設計事項として把握され得る。本発明は、本明細書及び図面によって開示されている事項と当該分野における技術常識とに基づいて実施することができる。

【0012】



先ず、本発明の把握を容易にするため、表面スピントロニクスデバイス・スピン伝導素子について詳細に説明する。固体結晶表面上に積層した磁性原子薄膜（ここでは、固体結晶表面に銅（111）面、磁性原子薄膜を鉄一原子層薄膜を例として説明するが、これに限定するものではない。）に形成されるスピン分裂した表面電子状態バンドについて説明する。

但し、本発明の表面スピントロニクスデバイスを、以下に説明する構成に限定することを意図したものではない。上記スピン分裂した表面電子状態バンドを利用したスピントロニクスデバイスである限り、本願発明に係る表面スピントロニクスデバイスに包含され得る技術である。

【0013】

図1上図は、銅（111）面の表面電子状態バンドを示す図である（非特許文献1参照）。図の横軸は表面内 Γ 点からM点へ向かう波数であり、縦軸は電子のエネルギーを示す。下図に示す六角形は、銅（111）面のブリュアンゾーンを表し、図中の記号 Γ 、M、Kは上図の波数の波数空間での方向を示している。

上図において、斜線部は銅バルクの結晶のバンド構造を（111）面に射影したものであり、この波数及びこのエネルギー領域には連続的に電子状態が存在することを示す。この斜線部分にもし電子がいたとすれば、その電子は結晶全体に拡散する。斜線のない部分は表面射影ギャップと呼ばれ、この領域に相当する波数及びエネルギーを持つ電子はバルク結晶中に存在できないことを示す。

点線は、銅（111）面の表面電子状態バンドを示し、特に表面射影ギャップ中の点線部分の表面電子状態は、対応する波数とエネルギーをもつバルク結晶の電子状態との交わりが無いため、この波数及びエネルギーを持つ電子は、表面に原子スケールで局在したままになる。実際、このような表面局在状態は、その存在が確認されており（非特許文献2参照）、本発明は、この表面を伝搬する電子のエネルギー状態を利用するものである。

【0014】

図2は、本発明者らによってなされた銅（111）面に鉄原子薄膜を一層分積層した系のバンド構造の第一原理計算結果を示す図である。

第一原理計算とは、“相互作用する多電子系の基底状態のエネルギーは電子の



密度分布により決められる”ことを示した密度汎関数理論を基にした計算手法である（非特許文献3参照）。第一原理計算に依れば、物質の電子構造を経験的パラメータ無しに定量的に議論できるようになり、実際、多くの実証によりその有効性が示されている。第一原理計算の中でも現在もっとも精度の高い、一般密度勾配近似法を用いて計算した。

【0015】

図において、◇で示した曲線は、多数スピンの電子バンドであり、□で示した曲線は少数スピンの電子バンドである。多数スピン及び少数スピンとは、系に含まれているアップスピンを持つ電子とダウ NSPINを持つ電子の内、数の方の電子の持つスピンを多数スピン、少い方の電子の持つスピンを少数スピンという。したがって、差し引きした全体のスピンの方向は、多数スピンの方向となる。また、軌道磁気モーメントの寄与が小さい場合、磁化の方向は全体のスピンの向きと反対であるため、この系の磁化方向は少数スピンの方向となる。図示した電子状態バンドの内、少数スピンの表面電子状態バンド S1, S2 を実線の円で、多数スピンの表面電子状態バンド S3, S4 を点線の円で示した。少数スピンの表面電子状態バンドとは、この場合の表面である磁性原子薄膜層近傍に、表面垂直方向に原子スケールで局在する少数スピンをもつ表面電子状態バンドであり、多数スピンの表面電子状態バンドとは、磁性原子薄膜層近傍に、表面垂直方向に原子スケールで局在する多数スピンを持つ表面電子状態バンドである。

【0016】

図に示すように、この系では、スピン分裂が起き、多数スピンの電子状態と少数スピンの電子状態とではエネルギーが異なる。表面電子状態バンドにおいてもスピン分裂が起き、少数スピンの表面電子状態バンド S1, S2 と多数スピンの表面電子状態バンド S3, S4 は、異なるエネルギー領域に形成される。また、その中でも S1, S2 は、表面射影ギャップ中にも存在するので、表面を伝搬する電子のエネルギー状態として利用できる。

すなわち、表面射影ギャップ中にある少数スピンの表面電子状態バンド S1 または S2 は、その状態を占めることができる電子のスピンからのみ成るスピン流を表面に流すことに利用できる。

なお、少数スピニンの表面電子状態バンドS1、またはS2を占有する電子のスピニンがアップスピニンかダウンスピニンかは、上記磁性原子薄膜の磁化の方向に依つて決まる。

【0017】

厚さが1原子層から2原子層の鉄原子薄膜の磁化容易軸は、薄膜面に垂直であり、磁化は表面に対して上向きか下向きとなる（非特許文献4参照）。鉄原子薄膜の磁化が上向きの時（このとき、多数スピニンはダウンスピニンで、少数スピニンはアップスピニンである。この状態を正転とする。）、少数スピニンの表面電子状態バンドであるS1とS2には、アップスピニンの電子のみが占めることができる。すなわち、この場合、S1、またはS2へ注入でき、表面を伝搬させることができる電子はアップスピニンの電子のみである。逆に、鉄原子薄膜の磁化が下向きの時（このとき、多数スピニンはアップスピニンで、少数スピニンはダウンスピニンである。この状態を反転とする。）、ダウンスピニンの電子のみがS1とS2を占めることができる。すなわち、この場合、S1またはS2へ注入でき、表面を伝搬させることができる電子はダウンスピニンの電子のみである。

【0018】

これをを利用して、アップスピニン及びダウンスピニンの何れか一方の電子を表面に流すことができる（完全スピニン偏極した電流、すなわちスピニン流を流すことができる）。

次に、本発明に係る表面スピントロニクスデバイス・スピニン伝導素子の好適な一実施の形態を図3を参照しつつ説明する。図3において、表面スピントロニクスデバイス・スピニン伝導素子10は、基板11と、固体結晶12と、磁性原子薄膜13と、一対の電極であるドレイン電極14及びソース電極15とから構成される。

【0019】

基板11は、その上に形成される固体結晶12等を支持するためのものであって、絶縁材料から構成される。特に限定するわけではないが、固体結晶が銅の場合、酸化アルミニウム等が適当であると考えられる。

【0020】

磁性原子薄膜13は、表面射影ギャップをもつ固体結晶12の表面に、1原子層または数原子層の膜厚となるように形成されており、この系には表面射影ギャップ中にスピン分裂した表面電子状態バンド（S1、S2）が存在する。

なお、図示の場合、磁性原子薄膜 13 は、矩形に描かれているが、従来のエレクトロニクスの集積回路のパターンと同様に、スピントロニクスのスピニ流回路を形成する任意の形状パターンをとることが可能である。

{0021}

ドレイン電極14及びソース電極15は、磁性原子薄膜上の二箇所に設置される。電極の接触形態として、図には、走査トンネル顕微鏡（STM）の探針の形状を有する電極の接触形態を例として示したが、この図のようにSTMの通常の使用におけるトンネル接触、すなわち磁性原子薄膜の表面へ探針を近づける点接触でも良く、また、通常の電極を貼り付ける接触方法でも構わない。磁性原子薄膜13とソース電極15の間に、表面電子状態バンドのエネルギーに対応するバイアス電圧をかけることにより、表面電子状態バンドの電子のスピント同じ方向のスピントもつ電子のみを、ソース電極15から原子薄膜13へ注入することができる。注入された電子は、ソース電極15より電位を高くしたドレイン電極14にて取り出される。このようにして、表面電子状態バンドの電子のスピント同じスピントの電子が、ソース電極15から磁性原子薄膜13を通してドレイン電極14へ流れる。

{0022}

したがって、固体結晶表面上の磁性原子薄膜の系において、アップスピンもしくは、ダウ NSPIN のどちらか一方の電子のみを流す（完全スピン偏極電流、スピン流の）伝導素子が可能になる。このようにして、表面スピントロニクステバイス・スピン伝導素子 10 は、スピン伝導体として機能させることができる。さらに、磁性原子薄膜の磁化の方向により伝導する電子のスピン方向が決定されるため、ソース電極 15 から送り込む電子のスピンを別の表面スピントロニクステバイス・スピン伝導素子等においてあらかじめ、完全スピン偏極しておけば、磁性原子薄膜の磁化方向を正転／反転することにより、スピン流の伝導を o_n / o_f することができる。

【0023】

次に、本発明に係る表面スピントロニクスデバイス・スピニスイッチング素子の好適な一実施形態を図4を参照しつつ説明する。図4に示した磁性原子薄膜の磁化を正転／反転させる第一の機構を組み込んだ表面スピントロニクスデバイス・スピニスイッチング素子16は、表面スピントロニクスデバイス・スピニスイッチング素子10の構成に、磁化正転・反転手段20を付加した構成である。

【0024】

第一の磁化正転・反転手段は、二つの電流ライン21, 22と、これらの電流ライン21, 22の電源23と、電源23を用いて電流ライン21および22へ個別に電流を導通させる2つのスイッチ24, 25とから構成される。

【0025】

各電流ライン21と22は、ラインに電流を流した時、発生する磁場が、磁性原子薄膜13上で磁化容易軸に平行成分をもち、かつ、電流ライン21と22の発生する磁場が、磁性原子薄膜13上で互いに反対方向になるよう、電源ライン21, 22, 磁性原子薄膜13, 電源23を設置する。図では、電流ライン21、22を平行に配置し電流方向を同方向とし、電源ライン21, 22の間に磁性原子薄膜13を配置した例を図示したが、これに限定されるものでは無い。

【0026】

スイッチ24は磁化正転用のスイッチであり、onされることにより、電源23から電流ライン21に電流を流す。また、スイッチ25は、磁化反転用のスイッチであって、onされることにより、電源23から電流ライン22に流す。

【0027】

このような構成の第一の磁化反転・正転手段を備えた表面スピントロニクスデバイス・スピニスイッチング素子16によれば、スイッチ24がonされることにより電源23からの電流が電流ライン21に流れる。この状態を図5(A)に示す。図5(A)は、表面スピントロニクスデバイス・スピニスイッチング素子16の電流ライン21に垂直な断面内の磁場分布を示しており、磁性原子薄膜13上に上向き磁場H1が印加されることがわかる。これにより、磁性原子薄膜13は、上向きに磁化されるようになる。この後、スイッチ24がoffされても

、磁性原子薄膜13の磁化保持特性により、上向きに磁化された状態（磁化正転状態）が保持される。

したがって、スイッチ24がonされた後、この状態では、磁性原子薄膜表面13の表面電子状態バンドを通して、ソース電極15からドレン電極14へは、アップスピンの電子のみが伝搬可能となる。ソース電極15からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンドルスイッチング素子16は導通状態となる。ソース電極15からダウンドラインの電子のみが供給される場合、表面スピントロニクスデバイス・スピンドルスイッチング素子16は遮断状態となる。

【0028】

次にスイッチ24がoffされ、スイッチ25がonされることにより、電源23からの電流は、電流ライン22に流れる。この状態を図5（B）に示す。図5（B）は、表面スピントロニクスデバイス・スピンドルスイッチング素子16の電流ライン22に垂直な断面内の磁場分布を示しており、磁性原子薄膜13上に下向き磁場H2が印加されることがわかる。これにより、磁性原子薄膜13は、下向きに磁化されるようになる。この後、スイッチ25がoffされても、磁性原子薄膜13の磁化保持特性により、下向きに磁化された状態（磁化反転状態）が保持される。

したがって、スイッチ25がonされた後、この状態では、磁性原子薄膜表面13の表面電子状態バンドを通して、ソース電極15からドレン電極14へは、ダウンドラインの電子のみが伝搬可能となる。ソース電極15からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンドルスイッチング素子16は、遮断状態となる。ソース電極15からダウンドラインの電子のみが供給される場合、表面スピントロニクスデバイス・スピンドルスイッチング素子16は導通状態となる。

【0029】

この状態から、再びスイッチ24がonされると、同様にして磁性原子薄膜の磁化は正転し、表面スピントロニクスデバイス・スピンドルスイッチング素子16は、アップスピンの電子のみ導通する。すなわち、ソース電極15からアップスピ

ンの電子のみが供給される場合、表面スピントロニクスデバイス・スピニッティング素子16は、導通状態となる。ソース電極15からダウンド спинの電子のみが供給される場合、表面スピントロニクスデバイス・スピニッティング素子16は遮断状態となる。

このようにして表面スピントロニクスデバイス・スピニッティング素子16は、磁化正転・反転手段の正転・反転磁場によりスピニ流の導通状態、遮断状態を切り替えるスピニッティング素子としての機能を持つ。

【0030】

図6は、磁化正転・反転手段の第二の機構を組み込んだ表面スピントロニクスデバイス・スピニッティング素子17を示している。表面スピントロニクスデバイス・スピニッティング素子17は、表面スピントロニクスデバイス・スピニ伝導素子10に、第二の磁化正転・反転手段を付加した構成を有する。

第二の磁化正転・反転手段は、磁性原子薄膜13の磁化容易軸に平行かつ、互いに反対方向に磁化した2つのスピニ源31, 32と、スピニ源31, 32と磁性原子薄膜13間に接続する接続部31a, 32aと、磁化スピニを注入するためのバイアス電圧を印加する電源33と、そのスイッチ34, 35から構成されている。

【0031】

スピニ源31および32は、それぞれ、磁性原子薄膜13の磁化が正転したときの磁化の向きおよび反転したときの磁化の向きと同じ向きに磁化された強磁性体から構成されている。特に限定するわけではないが、固体結晶表面12が銅(111)面、磁性原子薄膜13が鉄一原子薄膜のときに、スピニ源31は表面に対し上向きに、スピニ源32は下向きに磁化された強磁性体であることが好ましい。

さらに、スピニ源31またはスピニ源32と磁性原子薄膜13の間にバイアス電圧を印加してスピニを注入するため、スピニ源31, 32は、接続部材31a, 32aを介して磁性原子薄膜に接続されている。接続部材31a, 32aは、それぞれ対応するスピニ源31, 32から磁性原子薄膜13へスピニ注入を可能にするものであればよく、非磁性かつ良伝導体で、格子定数が原子薄膜13およ

びスピニン源31, 32に近いものが好ましい。

【0032】

上記スイッチ34は磁化正転用のスイッチであって、 on されることにより、電源33による所定のバイアス電圧をスピニン源31と磁性原子薄膜13の間に印加するようになっている。

また、上記スイッチ35は磁化反転用のスイッチであって、 on されることにより、電源33による所定のバイアス電圧をスピニン源32と磁性原子薄膜13の間に印加するようになっている。

【0033】

このような構成の、第二の磁化正転・反転手段を備えた表面スピントロニクスデバイス・スピニンスイッチング素子17によれば、スイッチ34が on されることにより、バイアス電圧がスピニン源31と磁性原子薄膜13の間に印加されることになり、スピニン源31から正転用スピニンが磁性原子薄膜13に注入される。これにより、磁性原子薄膜13は、正転方向に磁化される。その後、スイッチ34が off されても磁性原子薄膜13の磁化保持特性により正転方向に磁化された状態を保持する。

したがって、スイッチ34が on された後、この状態では、磁性原子薄膜13の表面電子状態バンドを通して、ソース電極15からドレイン電極14へは、アップスピニンの電子のみが伝搬可能となる。ソース電極15からアップスピニンの電子のみが供給される場合、表面スピントロニクスデバイス・スピニンスイッチング素子17は導通状態となる。ソース電極15からダウニスピニンの電子のみが供給される場合、表面スピントロニクスデバイス・スピニンスイッチング素子17は遮断状態となる。

【0034】

スイッチ34が off された後では、スイッチ35が on されることにより、バイアス電圧がスピニン源33と磁性原子薄膜13の間に印加され、スピニン源33から反転用スピニンが磁性原子薄膜13に注入される。これにより、磁性原子薄膜13は、反転方向に磁化される。その後、スイッチ35が off されても磁性原子薄膜13の磁化保持特性により反転方向に磁化された状態を保持する。

したがって、スイッチ35がonされた後、この状態では、磁性原子薄膜13の表面電子状態バンドを通して、ソース電極15からドレイン電極14へ流れる電子は、ダウンド спинの電子のみ可能となる。ソース電極15からダウンド спинの電子のみが供給される場合、表面スピントロニクスデバイス・スピンドルーピング素子17は、導通状態となる。ソース電極15からアップスピンの電子のみが供給される場合は、表面スピントロニクスデバイス・スピンドルーピング素子17は遮断状態となる。

【0035】

スイッチ35がoffされた後、再びスイッチ34がonされると、同様にして磁性原子薄膜13の磁化が正転されるので、表面スピントロニクスデバイス・スピンドルーピング素子17は、アップスピンの電子のみを導通する。すなわち、ソース電極15からアップスピンの電子のみが供給される場合、表面スピントロニクスデバイス・スピンドルーピング素子17は導通状態となる。ソース電極15からダウンド спинの電子のみが供給される場合、表面スピントロニクスデバイス・スピンドルーピング素子17は遮断状態となる。

このようにして、表面スピントロニクスデバイス・スピンドルーピング素子17は、第二の磁化正転・反転手段の磁化正転・反転用スピンドル注入によりスピンドルの導通状態、遮断状態を切り替えることができるスピンドルーピング素子としての機能を持つ。

【0036】

上記の2つの表面スピントロニクスデバイス・スピンドルーピング素子16, 17において、磁化正転・反転手段により、磁性原子薄膜の磁化を正転もしくは反転させ、磁性原子薄膜を伝搬するスピンドルの導通状態および遮断状態を制御するスピンドルーピング素子としての機能を説明したが、これに限らず、磁化正転・反転を行った後、再び磁化正転・反転を行うまでの間、磁性原子薄膜の磁化方向は保持されるため、これを表面スピントロニクスデバイス・スピンドルメモリー素子として使用できる。すなわち、磁性原子薄膜の磁化方向を記憶情報とし、磁化正転・反転手段で情報の書き込み操作を行い、ソース電極15とドレイン電極14の間のスピンドルの導通／遮断状態を検出することにより、情報の読み出し操作

を行うことができる。

【0037】

以上、本発明を詳細に説明したが、これらは例示にすぎず、特許請求の範囲の記載を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

また、本明細書または図面に説明した技術要素は、単独あるいは各種の組み合わせによって技術的有用性を發揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数の目的を同時に達成するものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

【0038】

【発明の効果】

本発明の表面スピントロニクスデバイスによれば、伝導を担う電子の状態に、固体結晶表面と積層した磁性原子薄膜との系に形成される спин分裂した表面電子状態バンドを利用するので、完全、もしくはそれに近いスピニ偏極電流（スピニ流）を伝搬するスピニ伝導素子が実現できる。磁性原子薄膜の磁化方向を制御することにより、伝搬できる電子のスピニ方向が限定されるため、スピニ流の導通／遮断状態を切り替えるスピニスイッチング素子が実現できる。また、磁性原子薄膜の磁化方向は、外部から制御された後、次の制御までの間、保持されるため、磁性原子薄膜の磁化方向制御を書き込み操作、スピニ流の導通／遮断状態の検出を読み出し操作とする、スピニメモリー素子を実現することができる。

また本素子は、固体結晶表面と、固体結晶表面に積層した磁性原子薄膜との系で構成されるため、スピニ流を極めて微小な領域に制限でき、その結果、素子は極めて微細にすることができる。

さらに、スイッチングおよびメモリー書き込みは、その微細な領域に限定され、かつ厚さが1原子層から数原子層である磁性原子薄膜の磁化方向の反転・正転で行うため、究極の省エネルギー性を併せ持つ。

よって本発明によれば、スピントロニクスにおけるスピニ伝導素子、スピニスイッチング素子、スピニメモリー素子として、また極めて抵抗変化の大きい磁気



抵抗素子としても利用できる。

【図面の簡単な説明】

【図1】

銅(111)面の電子状態のバンド構造を示すグラフである。

【図2】

銅(111)面上に鉄一原子層を積層した系の電子状態のバンド構造を示すグラフである。

【図3】

本発明の表面スピントロニクスデバイス・ спин伝導素子の構成を示す図である。

【図4】

磁化正転・反転手段の第一の機構を備えた本発明の表面スピントロニクスデバイス・スピニスイッティング素子の構成を示す図である。

【図5】

磁化正転・反転手段の第一の機構における磁化反転の原理を示す図である。

【図6】

磁化正転・反転手段の第二の機構を備えた本発明の表面スピントロニクスデバイス・スピニスイッティング素子の構成を示す図である。

【符号の説明】

- 10 表面スピントロニクスデバイス・スピニスイッティング素子
- 11 基板
- 12 固体結晶
- 13 磁性原子薄膜
- 14 ドレイン電極
- 15 ソース電極
- 16, 17 表面スピントロニクスデバイス・スピニスイッティング素子
- 21, 22 電源ライン
- 23 電源
- 24, 25 スイッチ

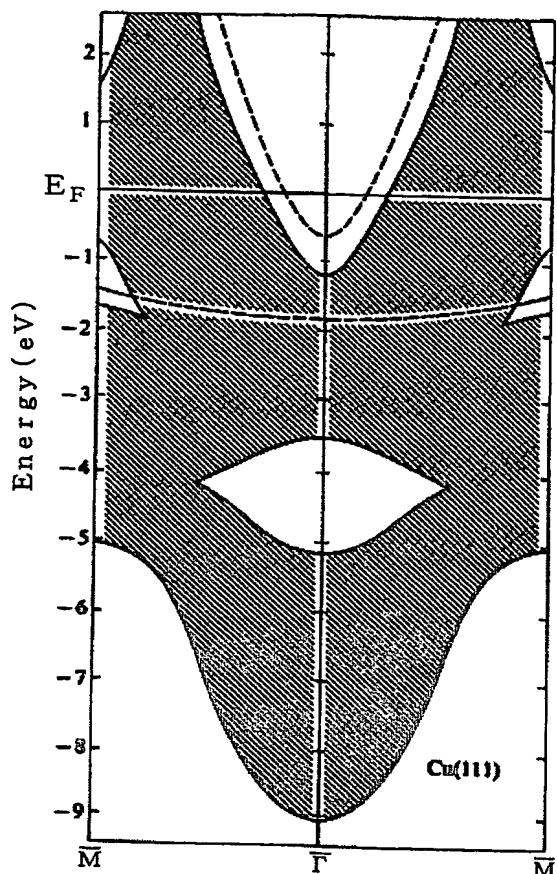
31, 32 スピン源

33 電源

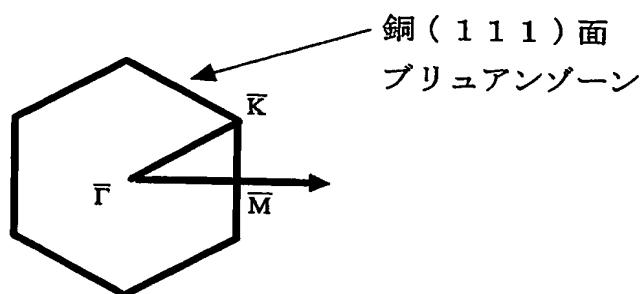
34, 35 スイッチ

【書類名】 図面

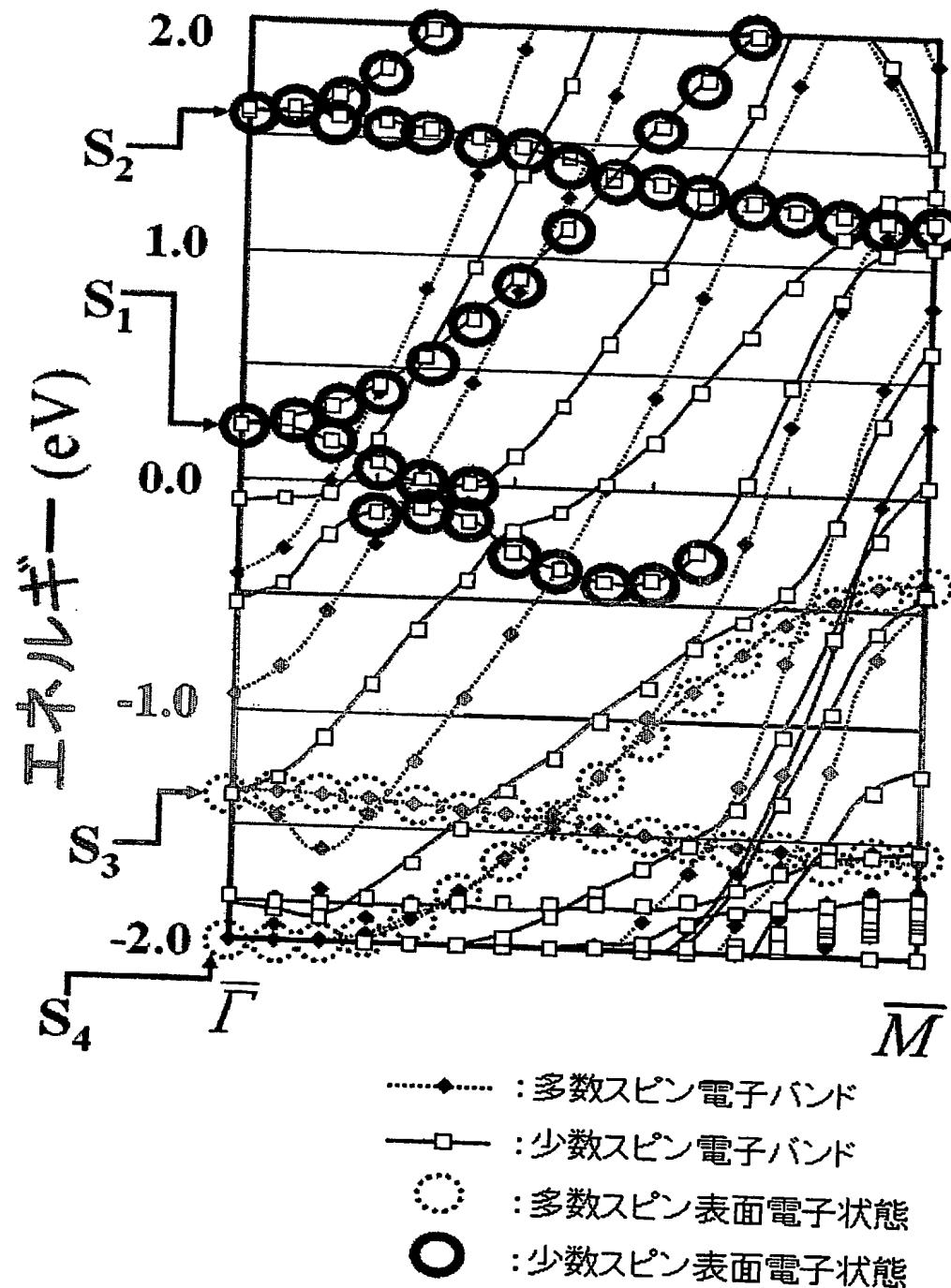
【図 1】



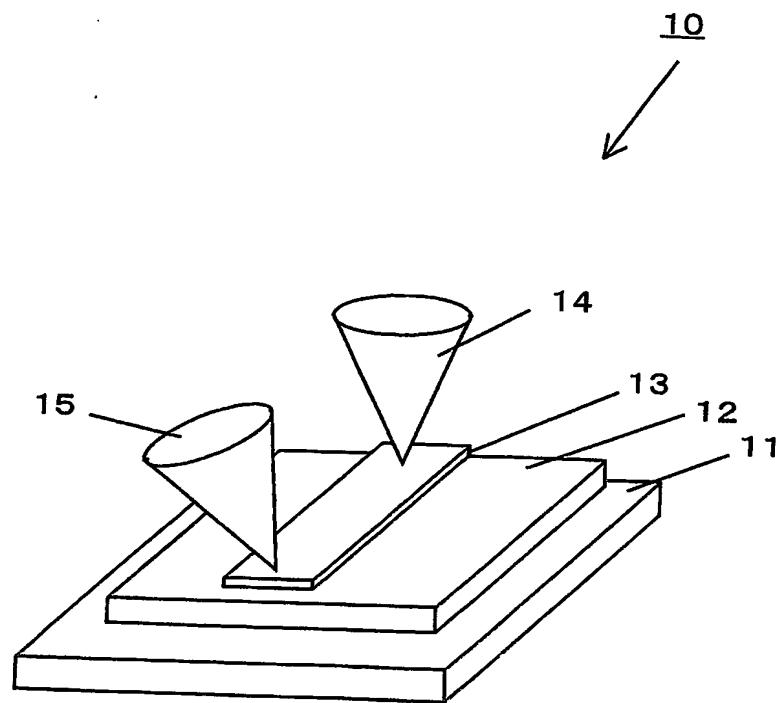
(エネルギー原点はフェルミエネルギーである。)



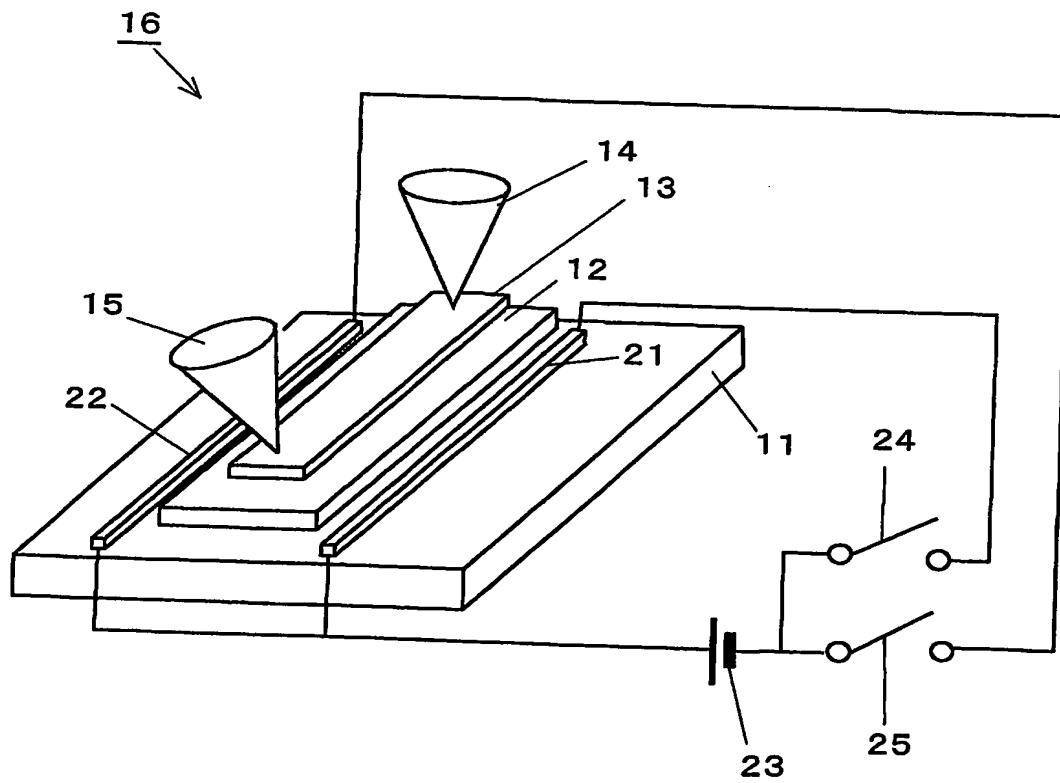
【図2】



【図3】

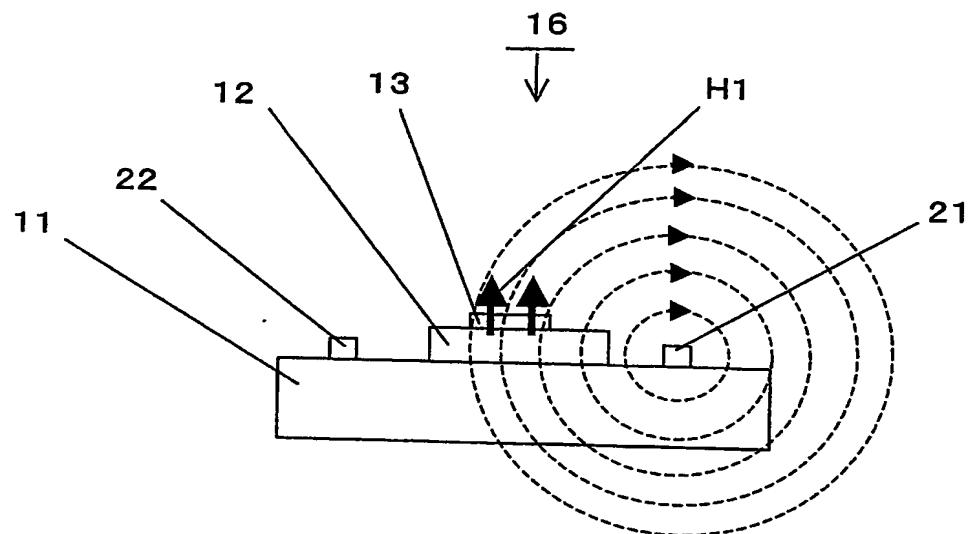


【図4】

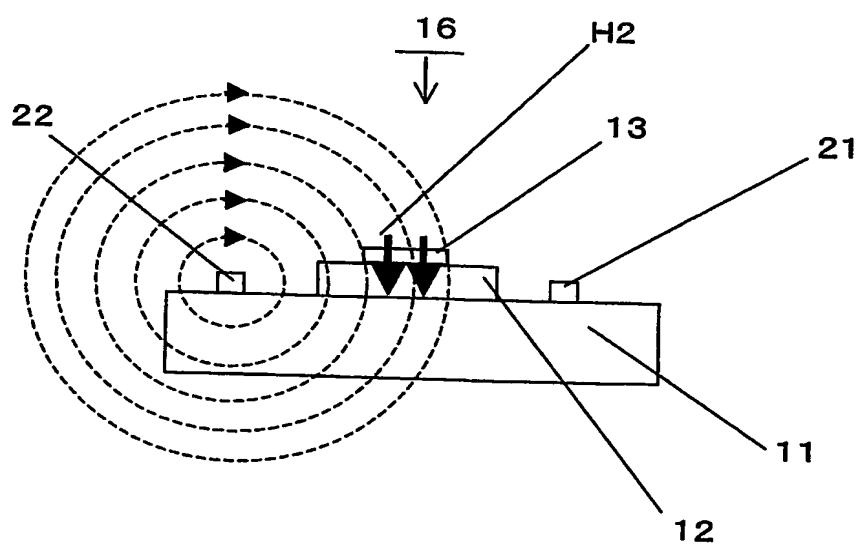


【図5】

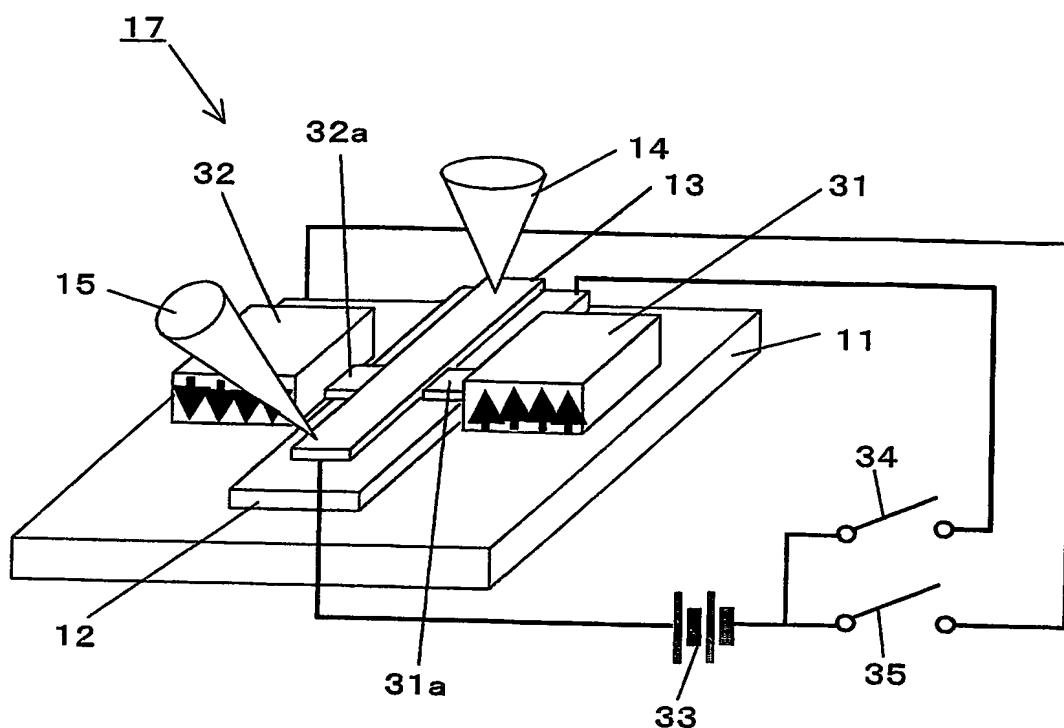
(A)



(B)



【図6】



【書類名】 要約書

【要約】

【課題】新規の動作原理に基づいた、スピニン伝導素子、スピニンスイッチング素子及びスピニンメモリー素子のスピントロニクスデバイスを提供する。

【解決手段】 固体結晶12の表面上に積層した磁性原子薄膜13と、磁性原子薄膜上の2箇所に設けたドレイン電極14とソース電極15とからなり、固体結晶12の表面と磁性原子薄膜13とで形成される系のスピンドル分裂した表面電子状態バンドを用いることにより、スピンドル偏極電流が得られる。あらかじめソース電極15から特定の方向のスピンドルの電子を注入し、磁性原子薄膜13の磁化方向を制御することにより、注入された電子の伝導をon/offできる。磁性原子薄膜13の磁化保持機能を利用して、磁性原子薄膜13の磁化方向制御を情報書き込み操作、ソース電極15とドレイン電極14間の導通/遮断状態の検出を読み出し操作とするスピンドルメモリー素子が実現できる。

【選択図】 図 3

【書類名】出願人名義変更届（一般承継）
【提出日】平成16年 4月28日
【あて先】特許庁長官 殿
【事件の表示】
【出願番号】特願2003-179726
【承継人】
【識別番号】503360115
【住所又は居所】埼玉県川口市本町四丁目1番8号
【氏名又は名称】独立行政法人科学技術振興機構
【代表者】沖村 憲樹
【提出物件の目録】
【物件名】権利の承継を証明する書面 1
【援用の表示】平成15年10月31日付提出の特許第3469156号にかかる一般承継による移転登録申請書に添付のものを援用する。
【物件名】登記簿謄本 1
【援用の表示】平成15年10月31日付提出の特許第3469156号にかかる一般承継による移転登録申請書に添付のものを援用する。

特願 2003-179726

ページ： 1

出願人履歴情報

識別番号

[396020800]

1. 変更年月日

[変更理由]

住 所

氏 名

1998年 2月 24日

名称変更

埼玉県川口市本町4丁目1番8号

科学技術振興事業団

特願 2003-179726

出願人履歴情報

識別番号

[503360115]

1. 変更年月日

[変更理由]

住 所

氏 名

2003年10月 1日

新規登録

埼玉県川口市本町4丁目1番8号

独立行政法人 科学技術振興機構